

(19)

JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08307010 A**(43) Date of publication of application: **22.11.96**

(51) Int. Cl.

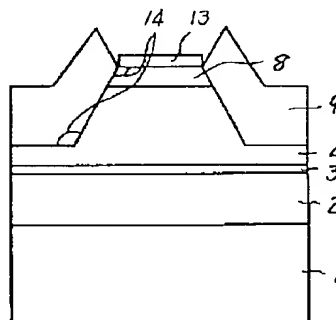
**H01S 3/18**(21) Application number: **08099813**(22) Date of filing: **22.04.96**(62) Division of application: **60193737**(71) Applicant: **HITACHI LTD**(72) Inventor: **NAKATSUKA SHINICHI  
ONO YUICHI  
KAJIMURA TAKASHI**(54) **SEMICONDUCTOR LASER**

## (57) Abstract:

**PURPOSE:** To prevent a crystal defect caused by crystal growth on a substrate with steps and to prevent an element life decreasing caused by a defect of a growth interface by two times growths, by specifying a direction of stripe ridge part of a clad layer and an angle of the side face with a semiconductor substrate surface.

**CONSTITUTION:** After an n-GaAlAs clad layer 2, an undoped GaAlAs active layer 3, a p-GaAlAs clad layer 4 and a p-GaAs gap layer 8 are grown in order on an n-GaAs substrate 1 by the normal pressure MOCVD method, an SiO<sub>2</sub> mask 13 is provided by a normal photolithographic technique, an external part of stripe excluding 0.1-0.3 $\mu$ m of a p-type layer clad is made etching by phosphorus oxide etching liquid and an n-GaAs 9 is again piled by the MOCVD method. Here the angle 14 which the ridge side faces the substrate surface is formed below 100 degree by making the direction of the stripe being [110] direction, by using the method of dry-etching or so on.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-307010

(43) 公開日 平成8年(1996)11月22日

(51) Int.Cl.<sup>4</sup>

H 0 1 S 3/18

識別記号

片内整理番号

F I

H 0 1 S 3/18

技術表示箇所

審査請求 有 発明の数 1 O L (全 3 頁)

(21) 出願番号

特願平8-99813

(62) 分割の表示

特願昭60-193737の分割

(22) 出願日

昭和60年(1985)9月4日

(71) 出願人 00005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 中塚 慎一

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 小野 佑一

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 梶村 俊

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 弁理士 小川 勝男

(54) 【発明の名称】 半導体レーザ

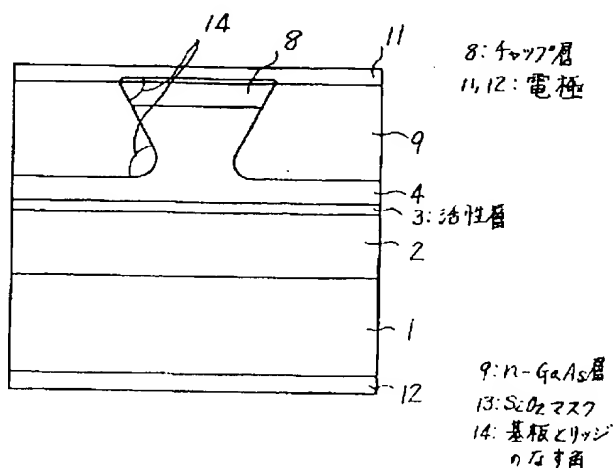
(57) 【要約】

【目的】半導体レーザの素子寿命低下を防止すること。

【構成】基板上部に形成された活性層上に、第1導電型のクラッド層を形成し、この上部をリッジ形状ストライプに成形する。リッジ形状ストライプは[110]方向に延伸し、その側面が基板表面となす角度は100度以下とする。リッジ形状ストライプの側面を埋め込む第2導電型の半導体層は、ストライプ上面にSiO<sub>2</sub>又はSi<sub>3</sub>N<sub>4</sub>のマスクを残した状態でMOCVD法等により形成されるため、ストライプ上面を覆うことなく、且つこの面に対し略平坦に形成される。

【効果】リッジ形状ストライプ並びにこれを埋め込む層を形成する際に生じる半導体レーザの電気的、光学的に活性的領域における結晶欠陥発生が抑制できるため、半導体レーザの光出力低下を押さえ、長寿命化を達成できる。

図 1



## 【特許請求の範囲】

## 【請求項1】半導体基板と、

該半導体基板上部に形成された活性層と、

該活性層上に形成されストライプ状のリッジ部分を有する第1導電型のクラッド層と、

該クラッド層のストライプ状リッジ部分の側面を埋め込むように形成され且つ第2導電型の半導体層とを含んで構成され、

上記クラッド層のストライプ状リッジ部分の方位は $[110]$ であり且つその側面の上記半導体基板表面に対する角度は $100^\circ$ 以下であることを特徴とする半導体レーザ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、横モード安定な発振を行うことのできる半導体レーザに係り、特に半導体レーザの発光領域以外でのみれ電流が少なく、且つ発光領域内に結晶欠陥が導入されにくくすることにより信頼性も向上した半導体レーザに関する。

## 【0002】

【従来の技術】従来の自己整合構造半導体レーザは、J. J. Coleman等の文献に示された、以下のような構造である。すなわち、図2に示すように、 $n$ 型GaAs基板1上に $n$ -(GaAl)Asクラッド層2、アンドープ(GaAl)As活性層3、 $p$ -(GaAl)Asクラッド層4、 $n$ -GaAs光吸収層5を形成し、光吸収層の一部をエッチングによりストライプ状に取り除き $p$ -(GaAl)As 6で埋込んだ後、電極形成の為に $p$ -GaAs層7を結晶成長したもので(コールマン他、アプライド・フィジックス・レター第37巻 第262頁1980年(J. J. Coleman et al., Appl. Phys. Lett. Vol 37(3), p.262, 1980)参照)、光吸収層により電流狭窄と導波路の形成を同時に行ったものであるが、この構造をMOCVDやMBEなどの熱非平衡状態での結晶成長を用いて形成する場合、段差上への結晶成長に伴う結晶欠陥や、二回成長の成長界面が電氣的、光学的に活性な領域に有るため素子の信頼性を低下させていた。

## 【0003】

【発明が解決しようとする課題】本発明は、従来構造の自己整合型半導体レーザにおいて問題であった、段差のある基板上への結晶成長に伴う結晶欠陥と、二回成長の成長界面の欠陥による素子寿命の低下を防止する半導体レーザを提供することにある。

## 【0004】

【課題を解決するための手段】本発明は、従来構造の自己整合型半導体レーザにおいて問題であった、段差のある基板上への結晶成長に伴う結晶欠陥と、二回成長の成長界面の欠陥による素子寿命の低下を防止するため電流と光の密度が大きいストライプの内を(GaAl)As

で埋めるかわりに、ストライプ外部の $p$ 型クラッド層の上にストライプ状に設けた $SiO_2$ 又は $Si_3N_4$ などの絶縁物マスクを用いて $p$ 型クラッド層をエッチングし、絶縁物の上には結晶成長せず、ストライプ外部にのみ結晶成長が行われるMOCVD法により、GaAsで埋め込むことにより導波路を形成する閃亜鉛鉱型結晶構造を有するIII-V族化合物半導体材料を用いた半導体レーザに関するものである。

## 【0005】

【作用】本発明によれば、リッジ形状ストライプを有するクラッド層を活性層上に1回の結晶成長で形成できるため、段差のある基板上への結晶成長や2回成長による成長界面形成に伴う欠陥のない自己整合型の半導体レーザを実現できる。

## 【0006】

【実施例】以下本発明の実施例を図に従い説明する。

【0007】<実施例1>図1に、本実施例による半導体レーザの断面構造を示す。この構造の作製工程は以下のとおりである。

【0008】 $n$ -GaAs基板1上に常圧MOCVD法により $n$ -Ga<sub>0.95</sub>Al<sub>0.05</sub>Asクラッド層2、アンドープGa<sub>0.95</sub>Al<sub>0.05</sub>As活性層3、 $p$ -Ga<sub>0.95</sub>Al<sub>0.05</sub>Asクラッド層4、 $p$ -GaAsキャップ層8を順次結晶成長した後、通常のフォトリソグラフ技術を用いて $SiO_2$ マスク13を設けリン酸系のエッチング液を用いて、ストライプ外部を $p$ 型クラッド層を $0.1 \sim 0.3 \mu m$ 残してエッチングした。図3は、この段階での素子の断面構造を示す。このようにして作製した構造を、再びMOCVD法により $n$ -GaAs 9により埋込んだ。ここで、ストライプの方位を $[1-10]$ 方向とした場合、図4のように、リッジ側面からの成長が起こりストライプの両がわに鋭い突起が出来るため、ストライプの方位を $[110]$ 方向とするか、若しくはドライエッチを用いるなどの方法により、リッジ側面の基板表面に対する角度 $14$ を $100^\circ$ 以下にする、そして望ましくは図のようにリッジ形状が逆台形状となるようにすることが必要である。この場合 $SiO_2$ 膜の上に結晶成長がおこらないMOCVD法の特性的ため $SiO_2$ 膜は露出したままとなり、埋込成長後にフッ酸系のエッチング液により取り除くことが出来た。この構造に $p$ 電極としてCr/Au10を $n$ 電極としてAuGeNi/Cr/Au11を蒸着し $300 \mu m$ 角にへきかいしてレーザチップとした。

【0009】<実施例2>第2の実施例として、 $p$ 形クラッド層を $p$ -Ga<sub>0.95</sub>Al<sub>0.05</sub>As層4一層とするかわりに $p$ -Ga<sub>0.95</sub>Al<sub>0.05</sub>As層4と $p$ -Ga<sub>0.95</sub>Al<sub>0.05</sub>As層12の二層構造とした図5のような構造の素子を試作した。ここで、 $p$ -Ga<sub>0.95</sub>Al<sub>0.05</sub>As層4の厚みを $0.1 \sim 0.3 \mu m$ とした。この構造では、沃素系のエッチング液を用いる事により、 $p$ -Ga<sub>0.95</sub>Al<sub>0.05</sub>

As層12を $p\text{-Ga}_{0.55}\text{Al}_{0.45}\text{As}$ 層4に対して選択的に取り除く事が出来る。以下、実施例1と同様なプロセスにより半導体レーザチップを作製した。

【0010】

【発明の効果】本発明によれば、半導体レーザの電気的、光学的に活性な領域における結晶欠陥発生を抑制できるため、半導体レーザの素子寿命低下が防止でき、従って素子としての信頼性の高い半導体レーザを提供できる。

【図面の簡単な説明】

【図1】実施例1の半導体レーザの断面構造図である。

【図2】従来の自己整合形半導体レーザの断面構造図である。

【図3】埋込成長前の実施例1の半導体レーザの断面構造図である。

造図である。

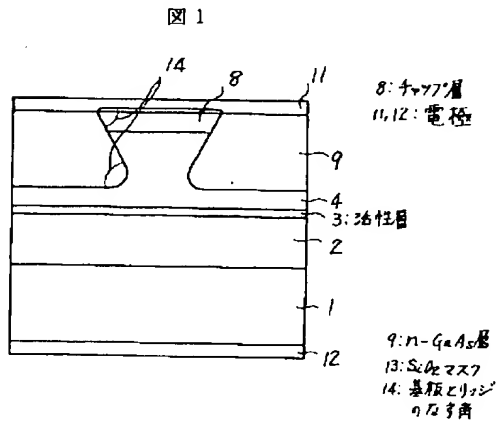
【図4】 $\langle 110 \rangle$ 方向のストライプに埋込成長を行った時の断面構造図である。

【図5】実施例2の半導体レーザの断面構造図である。

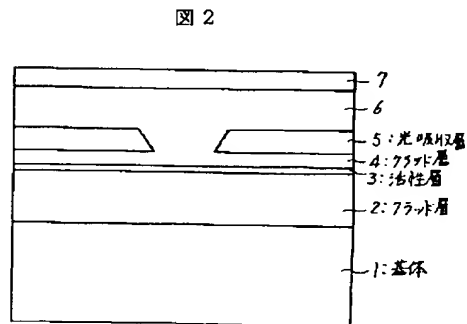
【符号の説明】

1… $n\text{-GaAs}$ 基板、2… $n\text{-Ga}_{0.55}\text{Al}_{0.45}\text{As}$ クラッド層、3…アンドープ $\text{Ga}_{0.55}\text{Al}_{0.45}\text{As}$ 活性層、4… $p\text{-Ga}_{0.55}\text{Al}_{0.45}\text{As}$ クラッド層、5… $p\text{-GaAs}$ 光吸収層、6… $p\text{-(GaAl)As}$ 層、7… $p\text{-GaAs}$ 、8… $p\text{-GaAs}$ キャップ層、9… $n\text{-GaAs}$ 層、10… $\text{Cr/Au}$ 、11… $\text{AuGeNi/Cr/Au}$ 、12… $p\text{-Ga}_{0.55}\text{Al}_{0.45}\text{As}$ 層、13… $\text{SiO}_2$ マスク、14…基板とリッジ側面のなす角度。

【図1】



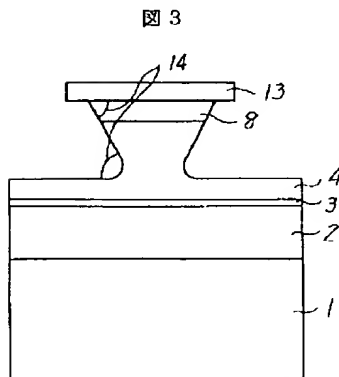
【図2】



【図5】

図5

【図3】



【図4】

